SOLIDDSTATE IMAGE PICKUP DEVICE

Publication number: JP56057367
Publication date: 1981-05-19

Inventor: OOSO!

OOSONE TAKASHI

Applicant:

MATSUSHITA ELECTRIC IND CO LTD

Classification:

- international:

H04N5/335; H01L27/148; H04N5/335; H01L27/148;

(IPC1-7): H01L31/00

- European:

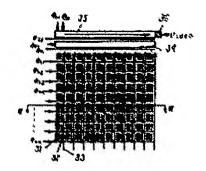
H01L27/148C

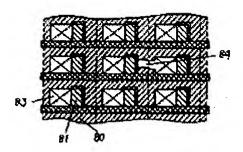
Application number: JP19790133246 19791015 Priority number(s): JP19790133246 19791015

Report a data error here

Abstract of JP56057367

PURPOSE:To avoid occurrence the defective black line which is caused by the partial disconnection of the gate electrode for the solid state image pickup device using the charge coupling element, by securing a connection of the resistive gate electrodes as if they enclosed the photodetectors among the rows of the electrodes. CONSTITUTION: The resistive gate electrodes 80 are connected to each other as if they enclosed the photodetectors 83 among the rows of them. Even in case a disconnection occurs at part 84 of the electrode 80 when the fixed voltage is applied across the electrode 80, the image pickup device has the normal operation since the voltage is supplied through another transfer line. And if the width of the part 84 is less than 2-3mum, a connection is secured between the front and back areas by the application of voltage. In such way, the occurrence of the defective black line can be avoided for the picture although the part of the electrode may have a disconnection.





Data supplied from the esp@cenet database - Worldwide

6/6

(19) 日本国特許庁 (JP)

00特許出願公開

⑫公開特許公報(A)

昭56-57367

⑤Int. Cl.³H 04 N 5/30// H 01 L 31/00

識別記号

庁内整理番号 6940-5C 6824-5F **43公開 昭和56年(1981)5月19日**

発明の数 1 審査請求 未請求

(全 5 頁)

匈固体撮像装置

创特

願 昭54-133246

22出

願 昭54(1979)10月15日

⑩発 明 者 大曽根隆志

門真市大字門真1006番地松下電

器産業株式会社内

⑪出 願 人 松下電器産業株式会社

門真市大字門真1006番地

個代 理 人 弁理士 中尾敏男

外1名

708.8.26

明 細 書

1、発明の名称 固体撮像装置

2、特許請求の範囲

3、発明の詳細な説明

2 チャージ かプルド 本発明は電荷結合素子 (Charge Coupled デリス Devices,以下略してCCDとする)を用いた固 体機像装置に関するものである。

第1図a,bを参照してCCDを用いた従来の 固体操像装置について説明する。

インダーライン トランスファー 同図 a は Interline transfer 方式であり、 光情報に対応して信号電荷を蓄積する感光領域11 と、垂直転送用CCD 12 と、水平転送用CCD 13とより構成され、上記感光領域11にはフォト・ゲート・クロック がH, 垂直転送用CCD12にクロック・バルスが1H, が2Hを印加し、その動作のタイミングを制御する。光情報に対応したビデオ信号としての信号電荷は水平転送用CCD 13の出力端子14より取り出す。この方式の固体化機像装置についてはG.F.Amelioカ式の固体化機像装置についてはG.F.Amelioカ式の固体化機像装置についてはG.F.Amelioカ式の固体化機像装置についてはG.F.Amelioカ式の固体化機像装置についてはG.F.Amelioカ式の固体化機像装置についてはG.F.Amelioカスの固体化機像装置についてはG.F.Amelioカスの固体化機像装置についてはG.F.Amelioカスの固体化場で表現でCCD Image Sensing Large Arraya Blectronic Components, Vol 17, & 3, & 4(1975) 又は International フェンファランス オブ テクノロシー Conference of Technology and Applications

З.

オブ・チャージ カップルド ディス of Charge Coupled Devices, Edingburgh, P 133(1974) 化詳細に述べられている。 フレイム トランスファー 方式で受光領域15 に形成されたCCD アレイに光情報に対応した信号電荷を蓄積し、その信号電荷を短時間のうちに 蓄積領域16に形成されたCCD アレイに伝送せしめ、蓄積領域16の信号電荷を顧及水平伝送用 CCD17によって出力端子18へ読出す。これらのCCDは 41A、 42A、41B、 42B及び 41H・42Hのクロックパルスによって制御される。この方式の固体化機像装置についてはR.L. Rodgess、クライン カップルド イナン・フェーライン Charge Coupled Imager to 525 — line テレビシン Television、RCA Eng、Vol. 20、低1、P. 79(1974)等に詳細に述べられている。

これら従来のCCDを用いた固体化機像装置の方式には、垂直転送用CCD12及び受光領域、 蓄積領域のCCDアレイ15,16の転送損失に よる画像劣化が大きくなる。特に、固体機像装置 のチップ面積を減少するために上記各領域のCC Dは転送チャンネル幅を短かくする必要があるた

図に示すようなMOS転送ライン[MOS

Transmission Line, 文献としては例えばK.

コンテニュアスリー チャーツ カップルド Hoifmann, Continuously Charge - Coupled ランダム アクセス メモリーRandom - Access Memory (C⁵ RAM), 1976

ISSCC, P. 130, K. Hoffmann, The ビング・オブ ザ コンティニュアスリー チャーツ Behviour of the Continuously Charge - カップルド ランダム アクセス メモリー Coupled Random - Access Memory (C⁵ RAM), IEEE J of Solid - State Circuits, SC ー 11 巻 5, P 59 1 (1976) 及び Surface チャージ トランスドト クイス アン Charge Transpot with an MOS - Transmission ライン Line Solid - State Electronics, Vol. 20, P 177 (1977))を用いて1回の転

第2図に上記MOS 転送ラインの構造断面図を示す。P型 Si 基体21の主平面上にチャネル・ストッパとしてのP拡散領域22を形成し、ゲート酸化膜23を介して多結晶 Si 膜を用いてゲート電極24を形成し、全面を絶縁膜25で複9。ゲート電極24の両端に適正な正の直流電源26

送で水平転送用CCDに信号電荷を転送しようと

するものである。

め転送損失がよけいに大きくなり、終素数が大きくなって転送回数が多くなればそれだけ著しい面質の劣化を招く。他方、水平転送用CCD13,17性転送チャンネル幅を大きくとることができるため転送損失による左右の画像劣化は小さい。 又従来例では、受光領域と転送領域のCCDの最大 書積電荷量が経度等しいため過大な光情報が照射された時、信号電荷がオーバー・フローして縦続状のブルーミング像が発生し、画質に著るしい劣化をもたらす。

以上述べた如く、CCDを用いた固体機像装置の欠点は垂直転送用CCD12及び受光領域,書 積領域のCCDTレイ16,16の転送損失によ る両質劣化と、それらの書積電荷量が少ないこと に起因するブルーミング像の発生であった。

そとで出願人は特許顧52-59249号明細書で信号電荷の垂直転送による損失を極めて少なくし、その転送電荷量も大きくして固体機像装置の特性を改善する方法を示した。とれば垂直転送手段としてK Hoffmannが提案した例えば第2

を用いて電圧 V_a を印加する。 この電圧 V_a 化 L って S_i 基件 L の表面電位に点線で示すような電位勾配が得られ、一端に注入された信号電荷は他端へ転送される。

第3図に特許顧52-59249に示した固体 撮像装置を示す。即ち、X-Yマトリクス状に配 置された光情報に応じて信号電荷を一定期間、例 えば、テレビジョンシステムにおけるフィールド 期間蓄積する受光領域31に蓄積された信号電荷 を、例えばテレビジョン信号における水平ブラン キング期間に生ずるクロック・パルス fx1. fx2 ・・・・・ \$Xnを順次印加してゲート32を制御し、 1 行毎に上記MOS転送ラインで構成される信号 伝送領域33に信号電荷を伝送する。該信号伝送 領域33に転送された信号電荷を、第1の転送制 御ゲート ØT1 を制御することにより一行毎の信号 電荷を並列に一時配億する一時配億領域34亿水 平走査期間内に並列入力する。更に第2の転送制・ 匈グート ØTっを制御することにより、該一時記憶 領域34に蓄積された信号電荷をクロック・パル

6

•

ス \$1H, \$2H で動作する水平転送領域35 化水平プランキング期間内化並列入力し、ビデオ出力端子36から水平走査期間にビデオ出力として信号電荷を読出す。

本発明の構成によれば信号電荷は受光領域31からゲート32,信号転送領域33、第1の制御ゲート ØT1を介して一時記憶領域34へ水平走査期間内に転送できれがよいため、信号転送領域33の転送に費す時間は低度水平走査期間に等しいまでに長くすることができる。

第4図aはX-Yマトリクス状に配置された受 光領域の行方向に切断した時、例えば第3図のN-N断面での構造断面図である。P型 Si 基体61の主平面上にチャネル・ストッパとしての P⁺ 拡 散領域52を形成し、ゲート酸化膜53を介して 多結晶 Si 膜を用いて受光領域31に対応する部分にゲート電極54を、信号転送領域33に対応する部分にゲート電極55を設置し、ゲート電極54に適当な正の直流電圧D・C・を印加する。信号転送領域のゲート電極55には後述する如く、

9

送する。 との信号電荷はゲート 電極 5 6 の 両端 K 印加された電位差 Va によって既述の転送時間 T_D 内に一端から一時記憶領域 3 4 化近い他端まで転送される。ゲート電極 5 6 の長さ L=7 m の時に $T_D\simeq 4$ O μ S である。

その両端に異なる直流電圧を印加し、信号電荷が一方向に転送される様に Si 基体 5 1 の表面電位に電位勾配をつける。従って、信号転送領域 3 3 は M O S 転送ラインとして形成される。

第1及び第2のゲート電極64,65をシリコン酸化膜56で覆った後、受光領域から一行毎に信号転送領域に読込むためのゲート電極57を多結晶 Si 膜で形成し、クロック・パルス 6 X1を印加する。更に全面をシリコン酸化膜58で覆った後、ゲート電極65,67の下に光が入射しないように遮光膜としてA & 等の金属膜59を選択的に形成する。

第4図bは信号転送領域33の信号電荷転送方向、即ち同図aと直角方向に対する構造断面図である。信号転送領域33のゲート電径56の両端に直流電源60によって電位差 Va を与える。受光領域のゲート電径54の下面の Si 基体51表面に審積された光情報に対応した信号電荷を、ゲート電径57の制御によって信号転送領域33のゲート電径55の下面の Si 基体51の表面に転

10

第6図は第3図及び第4図に示した固体操像装置のイメージ部の従来の平面図である。 70がゲート電極5 5 7に相当ち。 71がゲート電極5 7に相当する。 72はチャネルストッパとしての P+ 拡散 52である。 73は受光素子として来のの MOSダイオードである。第5図に70のが はMOS がイオードである。第6図に70のでは、そのでは、100に示したように電を70に10にでするが、そのゲート電板で10になったが、金中で74に対ケートでは、100でで10に対ゲートで10に対ゲートで10に対が MOS をで10に対ゲートで10に対ゲートで10に対ゲートで10に対ゲートで10に対ゲートで10に対ゲートで10に対が MOS をで10に対ゲールで10に対ゲートで10に対ゲールで10に対が MOS を10になる。

本発明はこのMOS 転送ラインの断線による県 線不良を防止することを目的とするもので、本発 明の一実施例を示す第6図を用いて本発明を説明 する。

即ち、MOSラインのゲート電極BOをフォト ダイオードB3を囲むように形成する。 81,83 は第6図のゲート電優で1及びMOSダイオードで3と同じである。との様にして、ゲート電優80の両端に電圧 Vaを印加すれば、ゲート電優80の一部で84に示す如く断般が生じても他のMOS転送ラインから電圧が供給されるため正常に機能する。断線不良個所84の幅が2~3μm以下であればその部分の半導体基体表面の電位は断級部前後のゲート電優80の電圧と連続的に接続されるため信号電荷が転送される。

又、本発明は従来のプロセスに比べて何らブロセスの増加もないため、その歩留り向上に大きく 寄与する。

以上はP型 Si 基体 5 1 を用いた N チャネルの 表面チャネル型 C C D で説明したが、受光領域か ら一行毎に信号転送領域に信号電荷を読込むため のゲート電極下のみを表面チャネル C C D にして 他を埋め込みチャネル型 C C D としてもよい。埋 め込みチャネル型 C C D を用いればM O S 転送ラ インの転送効率が向上し、転送に要する時間も短 縮される。又、水平転送 C C D の転送効率が向上

ゲート電極、63 ····· 水平転送領域の多結晶 Si ゲート電極、74,84 ····· MOS 転送ラ インの断線部分。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

し、高周波数特性が改善される。

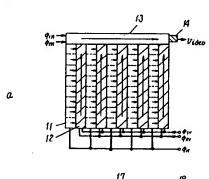
以上説明したように本発明を用れば抵抗性ゲート電優の一部が断線しても画像の致命的な欠陥となる黒線不良が発生しないので製造歩留りが向上し、製造コストが低下するので実用上極めて有用である。

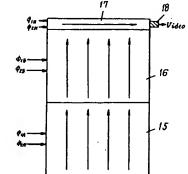
4、図面の簡単な説明

第1図a.bは従来のCCDを用いた固体操像 装置の構成図、第2図はMOS転送ラインの構成 図、第3図は本発明の一実施例を示す平面構成図、 第4図a.bは本出題人が提案した固体提像装置 の要部拡大断面図、第5図は従来の固体操像装置 の平面図、第6図は本発明の一実施例を示す平面 図である。

31 ······ 受光領域、32 ······ ゲート、33,40,41 ······ 信号転送衡域、36,39 ····· ビデオ出力熔子、51 ····· P型 Si 基体、53 ····· ゲート酸化膜、54 ····· 受光領域の多結晶 Si ゲート電極、59 ····· 進光膜、60 ···· 直硫電原、62 ····· 一時記憶領域の多結晶 Si

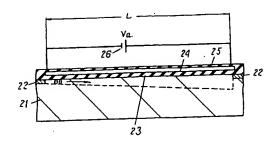
第 1 図



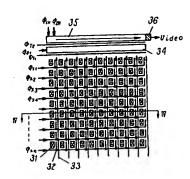


1

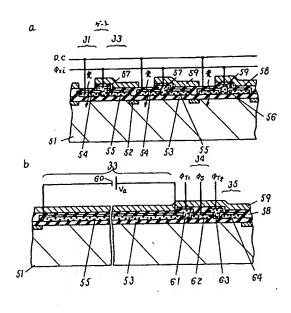
第 2 经



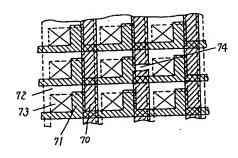
第 3 図



4 EX



48 5 B



第 6 図

